

Patent Abstracts of Japan

PUBLICATION NUMBER : 01272152
PUBLICATION DATE : 31-10-89

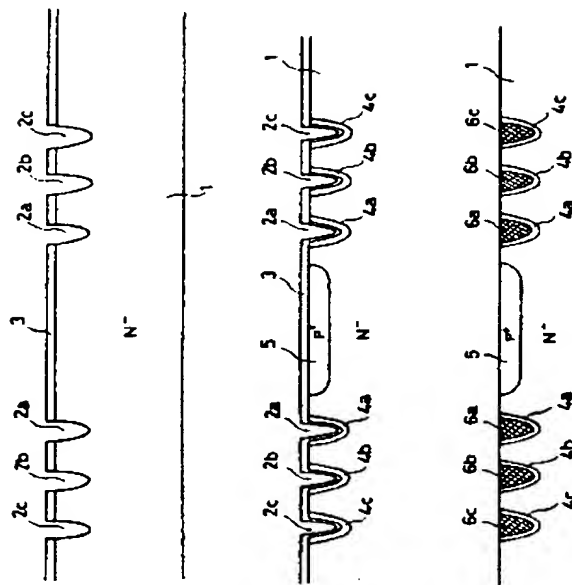
APPLICATION DATE : 25-04-88
APPLICATION NUMBER : 63101547

APPLICANT : MATSUSHITA ELECTRIC WORKS LTD;

INVENTOR : SAITO HIROSHI;

INT.CL. : H01L 29/06 H01L 21/22 H01L 29/72
H01L 29/74 H01L 29/91

TITLE : SEMICONDUCTOR ELEMENT WITH
GUARD RING



ABSTRACT : PURPOSE: To deepen diffusion depth without depending upon a thermal diffusion process for a prolonged term, and to increase breakdown strength by forming a guard ring in dig-in type structure.

CONSTITUTION: A surface film 3 composed of an oxide film is shaped onto the surface of an N⁻ type semiconductor, substrate 1, the surface film 3 on guard rings 4a, 4b, 4c is removed through etching, etc., and concentric opening windows are formed. The semiconductor substrate 1 is etched through the opening windows, and grooves 2a, 2b, 2c are shaped first. P⁺ type impurity diffusion layers are formed to dug-in each groove 2a, 2b, 2c to acquire the guard rings 4a, 4b, 4c while a P⁺ type impurity diffusion layer 5 is also shaped at a central section, thus forming a main junction. Polycrystalline silicon 6a, 6b, 6c are buried into each groove 2a, 2b, 2c, and respective groove 2a, 2b, 2c is filled back, thus reducing the effect of the contamination of the guard rings 4a, 4b, 4c by a resist, etc.

COPYRIGHT: (C) JPO

THIS PAGE BLANK (USPTO)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平1-272152

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)10月31日

H 01 L 29/06
21/22
29/72
29/74
29/91

8526-5F
V-7738-5F
8526-5F
G-7376-5F
D-7638-5F

審査請求 未請求 請求項の数 2 (全3頁)

⑮ 発明の名称 ガードリングを有する半導体素子

⑯ 特 願 昭63-101547

⑰ 出 願 昭63(1988)4月25日

⑱ 発 明 者	宮 本	靖 典	大阪府門真市大字門真1048番地	松下電工株式会社内
⑱ 発 明 者	前 田	光 英	大阪府門真市大字門真1048番地	松下電工株式会社内
⑱ 発 明 者	菰 田	卓 哉	大阪府門真市大字門真1048番地	松下電工株式会社内
⑱ 発 明 者	毛 野	拓 治	大阪府門真市大字門真1048番地	松下電工株式会社内
⑱ 発 明 者	富 井	和 志	大阪府門真市大字門真1048番地	松下電工株式会社内
⑱ 発 明 者	斎 藤	宏	大阪府門真市大字門真1048番地	松下電工株式会社内
⑲ 出 願 人	松下電工株式会社		大阪府門真市大字門真1048番地	
⑳ 代 理 人	弁理士 倉田 政彦			

明 細 書

1. 発明の名称

ガードリングを有する半導体素子

2. 特許請求の範囲

(1) 第1の導電型の半導体基板の一表面側に第2の導電型の拡散層が形成された主接合を有し、この主接合の周囲にこれを全く取り囲んで第2の導電型の拡散層よりなる複数のガードリングを有する半導体素子において、ガードリングを掘り込み型の構造としたことを特徴とするガードリングを有する半導体素子。

(2) 掘り込み型のガードリングを多結晶シリコンで埋め戻したことを特徴とする請求項1記載のガードリングを有する半導体素子。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、ガードリングを有する半導体素子に関するものであり、高耐圧のダイオードやトランジスタ、サイリスタ等に適用されるものである。

〔従来の技術〕

従来、半導体素子を高耐圧化するために、主接合を囲むようにガードリングを形成することが提案されている(特公昭40-12739号公報)。第2図はガードリングを有するダイオードの断面構造を示す図である。N⁻型の半導体基板1には、P⁺型の拡散層5が形成されて、ダイオードの主接合を形成している。この主接合を取り囲むように、P⁺型の拡散層よりなる複数のガードリング4a, 4b, 4cが同心円状に形成されている。このようなガードリング4a, 4b, 4cは半導体基板1の表面に同心円状に拡散窓を開口し、熱拡散を行うことにより形成されていた。

〔発明が解決しようとする課題〕

上記の構造において、高耐圧化を図るためには、①半導体基板1の抵抗率を上げる、②ガードリング4a, 4b, 4cの拡散深さを深くする、③ガードリング4a, 4b, 4cの本数を増やす、④ガードリング4a, 4b, 4cの間隔d₁, d₂, d₃を上記②, ③に応じて最適化する、等が考えられる。ところが、例えば、半導体素子の品質面から半導体基板1の低

抗率を変えられないとか、半導体素子のコスト面からチップの面積を安易に大きくできない等の制約がある場合には、上記①、②の対策は実施困難であり、上記③のガードリング4a, 4b, 4cの拡散深さiを深くすることが考えられる。しかしながら、従来のように、熱拡散によってガードリング4a, 4b, 4cを形成している場合には、その拡散深さiを深くしようとすれば、ドライブ(拡散)時間が非常に長くなるという問題があった。ちなみに、熱拡散の温度が1150℃の場合に、拡散深さを9μmとするには拡散時間は約4時間であるが、拡散深さを15μmとするには拡散時間は約20時間、拡散深さを20μmとするには拡散時間は約45時間となり、現実的には実施することが困難となる。

本発明はこのような点に因みてなされたものであり、その目的とするところは、半導体基板を掘り込むことによりガードリングの深い拡散を達成し、高耐圧化を可能としたガードリングを有する半導体素子を提供することにある。

4a, 4b, 4cを多結晶シリコン6a, 6b, 6cで埋め戻せば、レジストによる汚染や半導体基板1の熱変形を防止でき、半導体素子の信頼性が高くなるものである。

〔実施例〕

第1図(a)~(c)は本発明に係るガードリングを有する半導体素子の製造工程を示す図である。N型の半導体基板1の表面に二酸化ケイ素のような酸化膜よりなる表面皮膜3を形成した後、ガードリング4a, 4b, 4c上の表面皮膜3をエッチング等により取り除き、同心円状の開口窓を形成する。この開口窓を介して、半導体基板1をエッチングして、まず、第1図(a)に示すように溝2a, 2b, 2cが形成された状態を得る。ここで、エッチングの方法は湿式エッチングでも良いし、乾式エッチングでも良く、方法は限定しない。次に、これらの掘り込んだ各溝2a, 2b, 2cにP型の不純物拡散層を設けてガードリング4a, 4b, 4cを得ると共に、中心部にもP型の不純物拡散層5を形成して、主接合を形成し、第1図(b)に示す相違

〔課題を解決するための手段〕

本発明にあつては、上記の課題を解決するために、第1図(b)に示すように、第1の導電型の半導体基板1の一表面側に第2の導電型の拡散層5が形成された主接合を有し、この主接合の周囲にこれを全く取り囲んで第2の導電型の拡散層よりなる拡散のガードリング4a, 4b, 4cを有する半導体素子において、ガードリング4a, 4b, 4cを掘り込み型の相違としたことを特徴とするものである。

また、上記の相違において、第1図(c)に示すように、掘り込み型のガードリング4a, 4b, 4cを多結晶シリコン6a, 6b, 6cで埋め戻しても良い。

〔作用〕

本発明にあつては、このように、ガードリング4a, 4b, 4cを掘り込み型の相違としたから、長時間の熱拡散工程によらずとも拡散深さを深くすることができ、したがって、高耐圧化が可能となるものである。また、掘り込み型のガードリング

を得るものである。

ところで、この掘り込まれたガードリング4a, 4b, 4cは、そのまま露出させておくと、各溝2a, 2b, 2cにレジスト等の汚染物質がトラップされたり、後工程の熱処理による半導体基板1の変形、反りの原因となることがある。そこで、第1図(c)に示すように、各溝2a, 2b, 2cに多結晶シリコン6a, 6b, 6cを埋め込み、各溝2a, 2b, 2cを埋め戻すことが好ましい。このようにすれば、レジスト等によるガードリング4a, 4b, 4cの汚染の膨回が少なくなり、また、半導体基板1の機械的強度が改修されて熱変形が少なくなり、半導体素子の信頼性が向上するものである。

〔発明の効果〕

本発明に係るガードリングを有する半導体素子にあつては、ガードリングを掘り込み型の相違としたから、長時間の熱拡散工程によらずとも深さを深くすることができ、したがって、高耐圧化が可能になるという効果がある。

また、掘り込み型のガードリングを多

コンで埋め戻す構造とすれば、レジストによる汚染や半導体基板の熱変形を防止でき、半導体素子の信頼性が高くなるという効果がある。

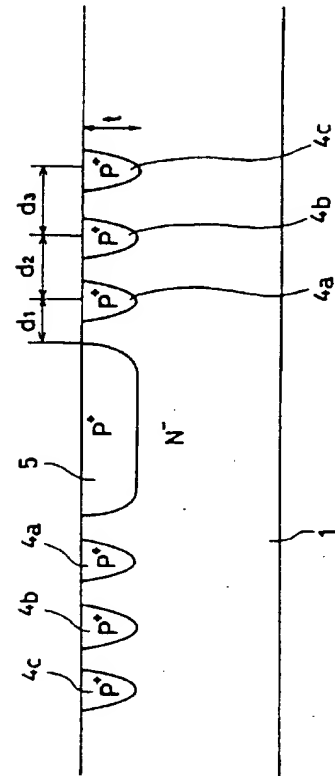
4. 図面の簡単な説明

第1図(a)乃至(c)は本発明の一実施例の製造工程を示す断面図、第2図は従来例の断面図である。

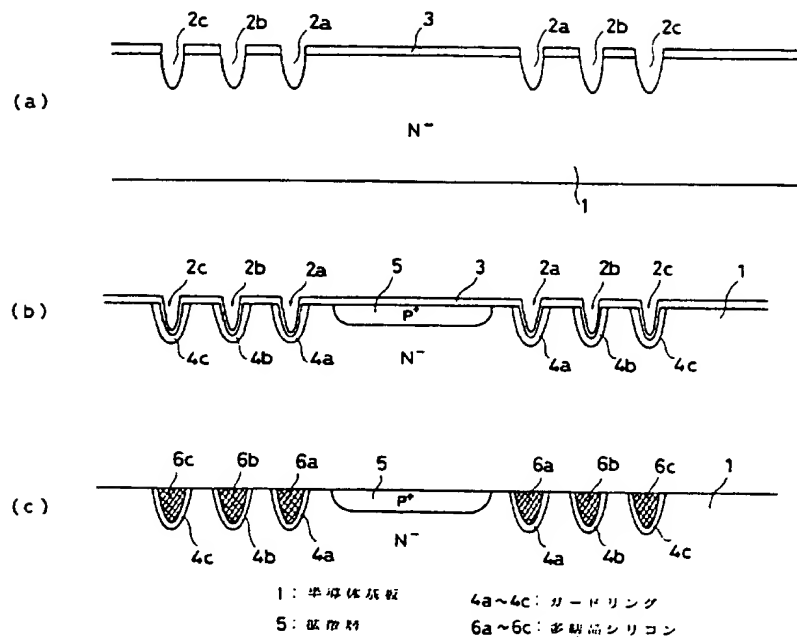
1は半導体基板、2a, 2b, 2cは溝、3は表面皮膜、4a, 4b, 4cはガードリング、5は拡散層、6a, 6b, 6cは多結晶シリコンである。

代理人 弁理士 倉田 政彦

第2図



第1図



THIS PAGE BLANK (USPTO)